

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

Applicant: Hamada et al.)

Serial No.)

Filed: September 7, 2000)

For: CLOCK ADJUSTMENT APPARATUS FOR)
A DATA REPRODUCTION SYSTEM AND)
AN APPARATUS HAVING A DATA)
REPRODUCTION SYSTEM INCLUDING)
SUCH A CLOCK ADJUSTMENT)
APPARATUS)

Art Unit:)

I hereby certify that this paper is being deposited with the United States Postal Service as Express Mail in an envelope addressed to: Asst. Comm. for Patents, Washington, D.C. 20231, on this date.

9-7-00
Date

Express Mail Label No.: EL409507419US

CLAIM FOR PRIORITYAssistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

Japanese Patent Application No. 11-361550, filed December 20, 1999

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By

Patrick G. Burns
Reg. No. 29,367September 7, 2000
Sears Tower - Suite 8660
233 South Wacker Drive
Chicago, IL 60606
(312) 993-0080

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy
of the following application as filed with this office.

Date of Application: December 20, 1999

Application Number: Japanese Patent Application
No. 11-361550

Applicant(s) FUJITSU LIMITED
FUJITSU PERIPHERALS LIMITED

July 28, 2000

Commissioner,
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2000-3059583

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

Jc836 U.S. PTO
09/656692
09/07/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

1999年12月20日

出 願 番 号
Application Number:

平成11年特許願第361550号

出 願 人
Applicant(s):

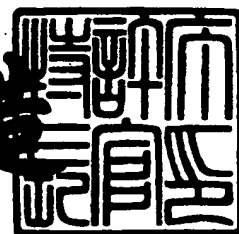
富士通株式会社
富士通周辺機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 7月28日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 9995236

【提出日】 平成11年12月20日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 G11B 11/00

【発明の名称】 データ再生システムにおけるクロック調整装置及び光ディスク装置

【請求項の数】 18

【発明者】

 【住所又は居所】 兵庫県加東郡社町佐保 3 5 番 富士通周辺機株式会社内

 【氏名】 濱田 研一

【発明者】

 【住所又は居所】 兵庫県加東郡社町佐保 3 5 番 富士通周辺機株式会社内

 【氏名】 古田 聡

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

 【氏名】 田口 雅一

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【特許出願人】

 【識別番号】 592019877

 【氏名又は名称】 富士通周辺機株式会社

【代理人】

 【識別番号】 100070150

 【郵便番号】 150

 【住所又は居所】 東京都渋谷区恵比寿 4 丁目 2 0 番 3 号 恵比寿ガーデンプレイスタワー 3 2 階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704678

【包括委任状番号】 9708941

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ再生システムにおけるクロック調整装置及び光ディスク装置

【特許請求の範囲】

【請求項 1】 記録データを所定のパーシャルレスポンス特性の記録規則に従って変調することにより得られる信号を記録した記録媒体からの再生信号をクロックに信号に同期してサンプリングし、該サンプリング値を用いてビタビ復号アルゴリズムに従って当該記録データを再生するようにしたデータ再生システムにおけるクロック調整装置において、

上記サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する位相誤差演算手段を有し、

該位相誤差演算手段にて得られた位相誤差量に基づいて上記クロック信号の位相調整を行うようにしたデータ再生システムにおけるクロック調整装置。

【請求項 2】 請求項 1 記載のデータ再生システムにおけるクロック調整装置において、

上記位相誤差演算手段は、連続的にサンプリングされる 3 つのサンプリング値の前 2 つのサンプリング値の差の絶対値と後 2 つのサンプリング値の差の絶対値との差に基づいて位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 3】 請求項 1 または 2 記載のデータ再生システムにおけるクロック調整装置において、

上記位相誤差演算手段は、最密パターンデータを再生するアキュイジションモードでは、連続して得られるすべてのサンプリング値を対象として連続的に位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 4】 請求項 1 または 2 記載のデータ再生システムにおけるクロック調整装置において、

再生信号のサンプリング値の変化に基づいて当該再生信号のエッジ部分を検出するエッジ検出手段を有し、

上記位相誤差演算手段は、上記エッジ検出手段にて検出された再生信号のエッ

ジ部分でのサンプリング値を対象として位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 5】請求項 4 記載のデータ再生システムにおけるクロック調整装置において、

上記エッジ検出手段は、当該再生信号の立上りエッジ部分を検出する立上り検出手段を有し、

上記位相誤差演算手段は、上記立上り検出手段にて検出された再生信号の立上りエッジ部分でのサンプリング値を対象として位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 6】請求項 4 記載のデータ再生システムにおけるクロック調整装置において、

上記エッジ検出手段は、当該再生信号の立下りエッジ部分を検出する立下り検出手段を有し、

上記位相誤差演算手段は、上記立下り検出手段にて検出された再生信号の立下りエッジ部分でのサンプリング値を対象として位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 7】請求項 4 乃至 6 いずれか記載のデータ再生システムにおけるクロック調整装置において、

上記エッジ検出手段は、連続するサンプリング値が所定のしきい値より小さい値から大きい値に変化するとき、再生信号のエッジ部分であると判定するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 8】請求項 7 記載のデータ再生システムにおけるクロック調整装置において、

上記エッジ検出手段は、連続する 3 つのサンプリング値のうち前 2 つのサンプリング値の差の符号と後 2 つのサンプリング値の差の符号が同じとなり、かつ、最初のサンプリング値と最後のサンプリング値との間に上記所定のしきい値があるときに、再生信号のエッジ部分であると判定するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 9】請求項 7 または 8 記載のデータ再生システムにおけるクロック

調整装置において、

上記エッジ検出手段は、再生信号のエンベロープ変動に対応したオフセット量を演算するオフセット量演算手段を有し、

上記再生信号のエッジ部分の判定に用いられる所定のしきい値が、上記オフセット量演算手段にて演算されたオフセット量に従って変化するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 1 0】請求項 7 乃至 9 いずれか記載のデータ再生システムにおけるクロック調整装置において、

上記所定のしきい値を設定するしきい値設定手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 1】請求項 4 乃至 1 0 いずれか記載のデータ再生システムにおけるクロック調整装置において、

位相誤差演算手段は、再生信号からサンプリングされる全てのサンプリング値を対象として連続的に位相誤差量を演算するアキュジション動作モードと、エッジ検出手段にて検出される再生信号のエッジ部分でのサンプリング値を対象として位相誤差量を演算するトラッキング動作モードとを有し、

アキュジション動作モードにて上記位相誤差演算手段によって演算する位相誤差量が所定の範囲に収束した状態で所定時間継続したときに、位相誤差演算手段の動作モードをトラッキング動作モードに切換える動作モード切換え手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 2】請求項 1 1 記載のデータ再生システムにおけるクロック調整装置において、

上記動作モード切換え手段は、動作モードの切換えの基準となる上記所定時間を設定する収束時間設定手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 3】請求項 1 1 または 1 2 記載のデータ再生システムにおけるクロック調整装置において、

上記動作モード切換え手段は、動作モードの切換えの基準となる上記位相誤差量が収束したことを表す所定の範囲を設定する収束範囲設定手段を有するデータ

再生システムにおけるクロック調整装置。

【請求項 1 4】請求項 1 1 乃至 1 3 いずれか記載のデータ再生システムにおけるクロック調整装置において、

位相誤差演算手段にて演算される位相誤差量に対してゲイン調整を行うゲイン調整手段を有し、該ゲイン調整手段にてゲイン調整された位相誤差量を用いてクロックの位相調整を行うようにし、

上記位相誤差演算手段がアクイジション動作モードにて位相誤差演算を行う際に上記ゲイン調整手段に対して第一のゲインを設定し、上記位相誤差演算手段がトラッキング動作モードにて位相誤差演算を行う際に上記ゲイン調整手段に対して上記第一のゲインより小さい第二のゲインを設定するゲイン切換え手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 5】請求項 1 1 乃至 1 4 いずれか記載のデータ再生システムにおけるクロック調整装置において、

上記データ再生システムは、再生信号のサンプリング値の波形等化処理を行うイコライザを有し、

トラッキング動作モードにおいて、上記位相誤差演算手段は、上記イコライザでの波形等化処理後のサンプリング値の変化の状態に基づいて位相誤差量を演算するようにしたデータ再生システムにおけるクロック調整装置。

【請求項 1 6】請求項 1 5 記載のデータ再生システムにおけるクロック調整装置において、

位相誤差演算手段が位相誤差量を演算するために使用するサンプリング値を上記イコライザでの波形等化処理後のサンプリング値に切換える前後の所定時間に演算される位相誤差量をクロックの位相調整に使用することを禁止する手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 7】請求項 1 乃至 1 6 いずれか記載のデータ再生システムにおけるクロック調整装置において、

位相誤差演算手段にて演算される位相誤差量を、クロック信号の位相調整に係るフィードバックループの伝達関数が一定に保持されるように、正規化する正規化手段を有するデータ再生システムにおけるクロック調整装置。

【請求項 1 8】記録データを所定のパーシャルレスポンス特性の記録規則に従って変調することにより得られる信号を記録した光ディスク記録媒体からの再生信号をクロックに信号に同期してサンプリングし、該サンプリング値を用いてビタビ復号アルゴリズムに従って当該記録データを再生すると共に、上記クロック信号の位相調整を行うクロック調整手段を備えたデータ再生システムを有する光ディスク装置において、

上記クロック調整手段は、

上記サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する位相誤差演算手段を有し、

該位相誤差演算手段にて得られた位相誤差量に基づいて上記クロック信号の位相調整を行うようにした光ディスク装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、光ディスク装置や光磁気ディスク或いは磁気ディスク装置等のデータ記録装置における記録媒体のデータ再生システムに用いられるクロック調整装置に関する。例えば、光磁気ディスク装置に用いられる光磁気ディスクは、高密度化及び転送レートと共に高信頼性への要請もあり、より高精度なデータの記録・再生手法が望まれている。その手法の 1 つに、記録データ信号をパーシャルレスポンス（P R）波形に変調して光磁気ディスクに記録する処理と、この光磁気ディスクからの再生信号を所定周期でサンプリングした後、いわゆるビタビ復号（最尤復号：M L S E）処理して最も確からしいデータを検出する処理とを、組合せた手法（以下、P R M L 方式とする）が採用されている。

【0 0 0 2】

この P R M L 方式では、量子化後の再生信号をクロック信号に同期してサンプリングできるように位相補償を行うことが重要である。

【0 0 0 3】

【従来の技術】

記録媒体からの再生信号をクロック信号に同期してサンプリングし、そのサン

プリング値からビタビ復号アルゴリズムに従って記録データを再生するようにしたデータ再生用システムでは、最適なサンプリング値が得られるようにクロック信号の位相を調整する必要がある。

【0004】

このデータ再生システムにおける従来のクロック調整装置では、ビタビ復号アルゴリズムに従って記録データを再生するための処理の過程で得られる演算値（例えば、再生信号の中心値等）を用いてクロック信号の位相誤差量を演算し、その位相誤差量を用いてクロック信号の位相制御を行うようにしている。

このようなクロック調整装置によれば、ビタビ復号アルゴリズムに従ったデータ再生のための処理過程で得られる演算値を用いてクロック信号の位相誤差量を得ていることから、当該クロック調整装置を含めたデータ再生システム全体の構成を簡略化できる。

【0005】

【発明が解決しようとする課題】

ところで、上述したデータ再生システムでは、記録媒体上の記録データの高密度化により、より高速なクロック信号が必要となる。

しかし、従来のクロック調整装置では、ビタビ復号アルゴリズムに従ったデータ再生のための処理過程で得られる演算値を用いてクロック信号の位相誤差量を得ていることから、その演算値を得るための時間的な遅れのために、適正な位相にて再生信号のサンプリングを保証し得る高速なクロック信号を得ることが困難であった。

【0006】

そこで、本発明の第一の課題は、適正な位相にて記録媒体からの再生信号のサンプリングを保証し得る高速なクロック信号を創出できるようにしたクロック調整装置を提供することである。

また、本発明の第二の課題は、このようなクロック調整装置を備えたデータ再生システムを有する光ディスク装置を提供することである。

【0007】

【課題を解決するための手段】

上記第一の課題を解決するために、本発明は、請求項 1 に記載されるように、記録データを所定のパーシャルレスポンス特性の記録規則に従って変調することにより得られる信号を記録した記録媒体からの再生信号をクロックに信号に同期してサンプリングし、該サンプリング値を用いてビタビ復号アルゴリズムに従って当該記録データを再生するようにしたデータ再生システムにおけるクロック調整装置において、上記サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する位相誤差演算手段を有し、該位相誤差演算手段にて得られた位相誤差量に基づいて上記クロック信号の位相調整を行うように構成される。

【0008】

記録媒体には、記録データを所定のパーシャルレスポンス特定の記録規則に従って変調することにより得られる信号が記録されている。従って、その記録媒体から得られる再生信号の波形は、上記所定のパーシャルレスポンス特性に依存する。また、そのような再生信号を適切な位相のクロック信号にてサンプリングすると、得られるサンプリング値の変化の状態も、上記所定のパーシャルレスポンス特性に依存する。そのことから、再生信号の上記クロック信号に同期してサンプリングされたサンプリング値の変化の状態と本来パーシャルレスポンス特性に対応したサンプリング値の変化の状態との差異の程度から当該クロック信号の位相誤差を得ることができる。

【0009】

上記クロック調整装置では、上記位相誤差演算手段が、上記のような理論に従って、サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する。そして、その位相誤差量に基づいて再生信号のサンプリングタイミングを決めるクロック信号の位相調整がなされる。

パーシャルレスポンス特性に対応した再生信号から本来サンプリングされるべきサンプリング値となる期待値が各サンプリングタイミングにおいて等間隔に変化する場合、容易に位相誤差量を演算できるという観点から、本発明は、請求項 2 に記載されるように、上記クロック調整装置において、上記位相誤差演算手段は、連続的にサンプリングされる 3 つのサンプリング値の前 2 つのサンプリング値の差の絶対値と後 2 つのサンプリング値の差の絶対値との差に基づいて位相誤

差量を演算するように構成することができる。

【0010】

より早期に適正な位相にクロックを調整できるという観点から、本発明は、請求項3に記載されるように、上記各クロック調整装置において、相誤差演算手段は、最密パターンデータを再生するアクイジションモードでは、連続して得られるすべてのサンプリング値を対象として連続的に位相誤差量を演算するように構成することができる。

【0011】

このようなクロック調整装置では、最密パターンデータを再生して得られる再生信号についてのすべてのサンプリング値を対象として連続的に位相誤差量が演算されるので、クロックの位相調整のために位相誤差量をフィードバックする頻度が多くなり、より早期にクロックを適正な位相に調整できるようになる。

特に、再生信号のエッジ部分に波形歪みが生じやすい記録媒体からデータを再生する場合に、その再生信号のエッジ部分でクロックの位相はずれを防止する観点から、本発明は、請求項4に記載されるように、上記クロック調整装置において、再生信号のサンプリング値の変化に基づいて当該再生信号のエッジ部分を検出するエッジ検出手段を有し、上記位相誤差演算手段は、上記エッジ検出手段にて検出された再生信号のエッジ部分でのサンプリング値を対象として位相誤差量を演算するように構成することができる。

【0012】

特に、再生信号の立上りエッジ部分に注目してクロックの位相はずれを防止するという観点から、本発明は、請求項5に記載されるように、上記クロック調整装置において、上記エッジ検出手段は、当該再生信号の立上りエッジ部分を検出する立上り検出手段を有し、上記位相誤差演算手段は、上記立上り検出手段にて検出された再生信号の立上りエッジ部分でのサンプリング値を対象として位相誤差量を演算するように構成することができる。

【0013】

また、特に、再生信号の立下りエッジ部分に注目してクロックの位相はずれを防止するという観点から、本発明は、請求項6に記載されるように、上記クロッ

ク調整装置において、上記エッジ検出手段は、当該再生信号の立下りエッジ部分を検出する立下り検出手段を有し、上記位相誤差演算手段は、上記立下り検出手段にて検出された再生信号の立下りエッジ部分でのサンプリング値を対象として位相誤差量を演算するように構成することができる。

【0014】

再生信号のエッジ部分を離散的なサンプリング値に基づいて容易に検出しているという観点から、本発明は、請求項7に記載されるように、上記各クロック調整装置において、上記エッジ検出手段は、連続するサンプリング値が所定のしきい値より小さい値から大きい値に変化するとき、再生信号のエッジ部分であると判定するように構成することができる。

【0015】

更に、具体的なエッジ検出手法を提供するという観点から、本発明は、請求項8に記載されるように、上記エッジ検出手段は、連続する3つのサンプリング値のうち前2つのサンプリング値の差の符号と後2つのサンプリング値の差の符号が同じとなり、かつ、最初のサンプリング値と最後のサンプリング値との間に上記所定のしきい値があるときに、再生信号のエッジ部分であると判定するように構成することができる。

【0016】

ディスク状の記録媒体の偏心等により再生信号にエンベロープ変動が生じても、上記しきい値に基づいてより正確に再生信号のエッジ部分を検出できるという観点から、本発明は、請求項9に記載されるように、上記クロック調整装置において、上記エッジ検出手段は、再生信号のエンベロープ変動に対応したオフセット量を演算するオフセット量演算手段を有し、上記再生信号のエッジ部分の判定に用いられる所定のしきい値が、上記オフセット量演算手段にて演算されたオフセット量に従って変化するように構成することができる。

【0017】

再生すべき記録媒体などに応じて再生信号の波形が変化しても、より正確に再生信号のエッジ部分を検出することができるという観点から、本発明は、請求項10に記載されるように、上記クロック調整装置において、上記所定のしきい値

を設定するしきい値設定手段を有するように構成することができる。

このようなクロック調整装置では、しきい値設定手段にて当該記録媒体に適したしきい値が設定される

クロック信号の調整を効率的に行うという観点から、本発明は、請求項 1 1 に記載されるように、上記各クロック調整装置において、位相誤差演算手段は、再生信号からサンプリングされる全てのサンプリング値を対象として連続的に位相誤差量を演算するアキュジション動作モードと、エッジ検出手段にて検出される再生信号のエッジ部分でのサンプリング値を対象として位相誤差量を演算するトラッキング動作モードとを有し、アキュジション動作モードにて上記位相誤差演算手段によって演算する位相誤差量が所定の範囲に収束した状態で所定時間継続したときに、位相誤差演算手段の動作モードをトラッキング動作モードに切換える動作モード切換え手段を有するように構成することができる。

【0018】

このようなクロック調整装置では、位相調整の初期段階においては、アキュジション動作モードにより、位相誤差量を頻度高く演算して、そのより多く得られた位相誤差量に基づいてクロックの位相調整がなされる。このアキュジション動作モードにてクロックの位相誤差量が所定の範囲に収束した状態が所定時間継続したときには、クロックの位相が正規の位相に近づいたとして、トラッキング動作モードにて、再生信号のエッジ部分でのサンプリング値に基づいて演算された位相誤差量に基づいてクロックの位相調整がなされる。その結果、トラッキング動作モードでは、クロックの位相が所定の範囲からはずれることが防止される。

【0019】

記録媒体の特性などに応じて、動作モードの切換えタイミングが調整できるとう観点から、本発明は、請求項 1 2 に記載されるように、上記クロック調整装置において、上記動作モード切換え手段は、動作モードの切換えの基準となる上記所定時間を設定する収束時間設定手段を有するように構成することができる。

また、同様の観点から、本発明は、請求項 1 3 に記載されるように、上記クロック調整装置において、上記動作モード切換え手段は、動作モードの切換えの基準となる上記位相誤差量が収束したことを表す所定の範囲を設定する収束範囲設

定手段を有するように構成することができる。

【0020】

上記アクイジション動作モードにおいて早期にクロックの位相を正規の位相に調整し、その後のトラッキング動作モードにおいて、発振することなく安定したクロックの位相調整が可能となるという観点から、本発明は、請求項14に記載されるように、上記各クロック調整装置において、位相誤差演算手段にて演算される位相誤差量に対してゲイン調整を行うゲイン調整手段を有し、該ゲイン調整手段にてゲイン調整された位相誤差量を用いてクロックの位相調整を行うようにし、上記位相誤差演算手段がアクイジション動作モードにて位相誤差演算を行う際に上記ゲイン調整手段に対して第一のゲインを設定し、上記位相誤差演算手段がトラッキング動作モードにて位相誤差演算を行う際に上記ゲイン調整手段に対して上記第一のゲインより小さい第二のゲインを設定するゲイン切換え手段を有するように構成することができる。

【0021】

トラッキング動作モードにおいて、本来再生されるべき再生信号波形により近い波形の再生信号に対応したサンプリング値に基づいてクロックの位相誤差量が演算できるという観点から、本発明は、請求項15に記載されるように、上記各クロック調整装置において、上記データ再生システムは、再生信号のサンプリング値の波形等化処理を行うイコライザを有し、トラッキング動作モードにおいて、上記位相誤差演算手段は、上記イコライザでの波形等化処理後のサンプリング値の変化の状態に基づいて位相誤差量を演算するように構成することができる。

【0022】

また、上記イコライザでの波形等化処理後のサンプリング値の変化の状態に基づいて演算される位相誤差量に基づいてクロックの位相調整を行う動作に切換わる場合、イコライザでの波形等化処理による遅延が位相誤差演算に影響を与えないようにするという観点から、本発明は、請求項16に記載されるように、上記クロック調整装置において、位相誤差演算手段が位相誤差量を演算するために使用するサンプリング値を上記イコライザでの波形等化処理後のサンプリング値に

切換える前後の所定時間に演算される位相誤差量をクロックの位相調整に使用することを禁止する手段を有するように構成することができる。

【0023】

再生信号の振幅が変化しても、適正なクロックの位相調整ができるという観点から、本発明は、請求項17に記載されるように、上記各クロック調整装置において、位相誤差演算手段にて演算される位相誤差量を、クロック信号の位相調整に係るフィードバックループの伝達関数が一定に保持されるように、正規化する正規化手段を有するように構成することができる。

【0024】

上記第二の課題を解決するため、本発明は、請求項18に記載されるように、記録データを所定のパーシャルレスポンス特性の記録規則に従って変調することにより得られる信号を記録した光ディスク記録媒体からの再生信号をクロックに信号に同期してサンプリングし、該サンプリング値を用いてビタビ復号アルゴリズムに従って当該記録データを再生すると共に、上記クロック信号の位相調整を行うクロック調整手段を備えたデータ再生システムを有する光ディスク装置において、上記クロック調整手段は、上記サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する位相誤差演算手段を有し、該位相誤差演算手段にて得られた位相誤差量に基づいて上記クロック信号の位相調整を行うように構成することができる。

【0025】

上記光ディスク記録媒体は、光ディスク、光磁気ディスクなど、光学的に信号の読み出しがなされる媒体であれば、特に限定されない。

【0026】

【発明の実施の形態】

次に、本発明の実施例を図面に基づいて説明する。

本発明を適用した実施例に係る光ディスク装置は、例えば図1に示すように構成される。この光ディスク装置は、記録媒体として光磁気ディスクを使用する光磁気ディスク装置である。

【0027】

図 1 において、この光磁気ディスク装置は、記録媒体となる光磁気ディスク 10、光学ヘッド 20、アンプ 21、再生系ユニット 25、書込み系ユニット 26、電磁石 27、制御ユニット (MPU) 28、サーボ系ユニット 29 及びモータ 30 を有している。光磁気ディスク 10 には、所定のパーシャルレスポンス特性 (例えば、拘束長 2 のパーシャルレスポンス PR (1, 1)) の記録規則に従ったデータの記録がなされ、また、この光磁気ディスク 10 からデータの再生が行われる。

【0028】

MPU 28 は、コネクタ 32、インターフェース回路 31 を介して供給される外部ユニット (図示せず) からのデータ再生命令及びデータ書込み命令に従って、再生系ユニット 25、書込み系ユニット 26 及びサーボ系ユニット 29 を制御する。MPU 28 による再生系ユニット 25 の制御に関しては後に詳述する。

上記光磁気ディスク装置では、データ再生命令が供給されたときに、光学ヘッド 20 が光磁気ディスク 10 を光学的に走査し、その際光学ヘッド 20 から出力される再生信号がアンプ 21 を介して再生系ユニット 25 に供給される。この再生系ユニット 25 は、供給される再生信号を量子化すると共に、その量子化データから最尤 (ML) 復号アルゴリズム (例えば、ビタビ復号アルゴリズム) に従って出力データを生成する。この出力データが、MPU 28 に供給され、さらに MPU 28 からインターフェース回路 31 及びコネクタ 32 を介して外部ユニットに出力される。

【0029】

一方、MPU 28 は、外部ユニットから記録データと共に書込み命令を受信すると、この記録データを所定の記録規制 (例えば、パーシャルレスポンス PR (1, 1)) に従って変調し、その変調されたデータを書込み系ユニット 26 に供給する。書込み系ユニット 26 は、供給されたデータに従って光学ヘッド 20 の駆動制御を行い、更に MPU 28 がその記録データの変調にて得られたデータに基づいて電磁石 27 を制御する。その結果、光磁気ディスク 10 に上記所定の記録規則に従ったデータが書込まれる。

【0030】

なお、MPU 2 8 にて制御されるサーボ系ユニット 2 9 は、モータ 3 0 を駆動させて光磁気ディスク 1 0 を所定の速度で回転させると共に、光学ヘッド 2 0 を光磁気ディスク 1 0 の記録／再生位置に位置付ける。

上記再生系ユニット 2 5 は、例えば、図 2 に示すように構成される。

図 2 において、再生系ユニット 2 5 は、ローパスフィルタ (LPF) 2 2、アナログ・デジタル変換器 (ADC) 2 3、デジタル等化器 (EQ: イコライザ) 2 4、ビタビ検出器 1 0 0 及びクロック生成回路 2 0 0 を有している。

【0031】

図 1 に示したアンプ 2 1 にて増幅された再生信号は、ローパスフィルタ 2 2 によって波形成形され、クロック生成回路 2 0 0 からのクロック信号に同期してデジタル信号に変換される。即ち、上記再生信号はクロック信号に同期して作動するアナログ・デジタル変換器 (ADC) 2 3 にてサンプリングされることにより再生信号の量子化が行われる。

【0032】

アナログ・デジタル変換器 (ADC) 2 3 がクロック生成回路 2 0 0 のクロック信号に同期して連続的にサンプリングを行い、デジタル化して出力する再生信号のサンプリング値は、デジタルイコライザ 2 4 によって波形等化処理され、等化出力データ (量子化データ) として出力される。このデジタルイコライザ 2 4 からの等化出力データが上記クロック信号に同期してビタビ検出器 1 0 0 に供給される。ビタビ検出器 1 0 0 は、クロック信号に同期して順次供給される等化出力データからビタビ復号アルゴリズムに従って記録データを検出し、再生データとして出力する。なお、図示していないが上記アナログ・デジタル変換器 (ADC) 2 3 及びビタビ検出器 1 0 0 もクロック生成回路 2 0 0 のクロック信号に同期して作動する。

【0033】

上記ビタビ検出器 1 0 0 は、一般的なビタビ検出器と同様に、ブランチメトリック計算ユニット (BM) 1 0 1、ACS ユニット 1 0 2、パスメトリックメモリ (PMM) 1 0 3 及びパスメモリ (PM) 1 0 4 を有している。

ブランチメトリック計算ユニット (BM) 1 0 1 は、パーシャルレスポンス特

性に依存して再生信号において本来取り得るべき値となる各期待値と再生信号のサンプリング値との差に対応したブランチメトリック値（BM値）を演算する。ACSユニット102は、上記ブランチメトリック値とパスメトリックメモリ（PMM）103に格納された1クロック前の（前回演算した）パスメトリック値（PM値）とを加算（Add）し、この加算後のパスメトリック値（PM値）を2つずつ比較して（Compare）、小さい方のパスメトリック値（PM値）を選択（Select）する。この選択されたパスメトリック値（PM値）が新たなパスメトリック値（PM値）としてパスメトリックメモリ（PMM）103に格納される。上記処理の結果、パスメトリック値（PM値）は、ブランチメトリック値（BM値）の積算値となる。

【0034】

上記のように小さい方のパスメトリック値（PM値）を選択するということは、ビタビ復号アルゴリズムにおける状態遷移のパスを選択することに相当する。すなわち、ASCユニット102では、常にパスメトリック値（PM値）が最少となるようにパスが選択される。上記のように選択されたパスに相当するデータ（2値データ）がASCユニット102からパスメモリ（PM）104に供給される。パスメモリ（PM）104では、選択された各パスに対応したデータが順次シフトされると共に、その過程で、選択されなかった各パスに対応するデータが順次シフトされると共に、その過程で、選択されなかった各パスに対応するデータが順次淘汰されて生き残りパスに相当するデータがパスメモリ（PM）104からデータ出力として出力される。このように、パーシャルレスポンス（PR）波形にてデータを記録すると共に、ビタビ検出器100を用いて最もらしい（ML）データを検出することにより、高密度記録された光磁気ディスク10から高精度にてデータを再生することが可能となる。

【0035】

上記クロック生成回路200は、位相誤差検出手段としての位相誤差検出ユニット230、及びデジタル・アナログ変換器（DAC）240、位相調整発振ユニット250を備えている。

位相誤差検出ユニット230は、後述するようにビタビ検出器100によりビ

タビ処理される前の再生信号をデジタル処理した後のサンプリング値に基づいて上記クロック信号の位相誤差量を検出する。そして、アナログ・デジタル変換器 2 3 により量子化されイコライザ 2 4 で処理される前のサンプリング値（第 1 サンプリング値）と、イコライザ 2 4 で処理され後のサンプリング値（第 2 サンプリング値）とが位相誤差検出ユニット 2 3 0 へ供給される。この第 1 サンプリング値及び第 2 サンプリング値が、位相誤差検出ユニット 2 3 0 においてクロック信号の位相誤差量の算出に用いられる。

【 0 0 3 6 】

位相誤差検出ユニット 2 3 0 で検出されたクロック信号の位相誤差量は、デジタル・アナログ変換器（DAC） 2 4 0 によって電圧レベル（アナログ値）に変換される。位相調整発振ユニット 2 5 0 はループフィルタ（LF）及び電圧制御発振器（VCO）を有しており、デジタル・アナログ変換器（DAC） 2 4 0 からの位相誤差量に対応した電圧レベルにより位相誤差量を低減するように所定の発信クロック信号の位相制御を行う。そして、位相調整発振ユニット 2 5 0 にて位相調整されたクロック信号が再生信号のサンプリング処理を行う上述したアナログ・デジタル変換器 2 3 に供給される。

【 0 0 3 7 】

図 3 は、図 2 の位相誤差検出ユニット 2 3 0 の構成を示す図である。なお、この位相誤差検出ユニット 2 3 0 に複数の制御信号を入力する上記 MPU 2 8 も合わせて示している。

位相差検出ユニット 2 3 0 は、2 つのモード即ちアクイジションモード及びトラッキングモードにより、クロック信号の位相誤差の検出を行う。アクイジションモードは引き込みのモードであり、このモードにおいて光磁気ディスク 1 0 の各トラックの先頭に配置されている V F O 領域を用いた引き込みの動作が行われる。アクイジションモードではゲインを高く（H i）に設定して早めの引き込み動作を行うことが好ましい。上記 V F O 領域にはパーシャルレスポンス特性に従って変調した連続的な繰返しパターンが記録されており、この繰返しパターンに対応して位相調整することでクロック信号の位相誤差を低減することができる。

【 0 0 3 8 】

一方、トラッキングモードはアクイジションモードによる引き込みに制御が完了し、位相誤差量が小さくなり、ゲインを低く（Low）設定して緩やかに位相誤差の制御を行うモードである。このトラッキングモードは、VFO領域の後に存在している記録データ（DATA）領域で用いられる。記録データ領域には、所望のデータをパーシャルレスポンス特性に従って変調して得られるデータ信号が記録されている。

【0039】

上記位相誤差検出ユニット230は、マルチプレクサ（MUX）231、位相誤差検出部233、エッジ検出部235、オア回路236、アンド回路237、ゲイン調整部238及びアンド回路239を有している。位相誤差検出ユニット230は、MPU28から入力される種々の制御信号に従ってクロック信号の位相誤差量を検出する。

【0040】

図2で示したイコライザ23前後から連続的に出力される第1サンプリング値S1と第2サンプリング値S2は、マルチプレクサ（MUX）231へ入力される。MPU28は、トラッキングモードの時には第1サンプリング値S1を、アクイジションモードの時には第2サンプリング値S2をマルチプレクサ（MUX）231から出力するようにサンプリング値選択信号（S1__S2__SEL）をMUX231へ入力する。また、MPU28は、全サンプル点で位相誤差量を出力する場合”1”、エッジ部のみで位相誤差量を出力する場合は”0”とするモード切換え信号（M__SEL）をオア回路236へ入力する。

【0041】

上記位相誤差検出部233は、アクイジションモード及びトラッキングモードにおいて、後述する演算を行ってクロック信号の位相誤差量を算出し、その出力信号をアンド回路237へ入力する。エッジ検出部235はトラッキングモードにおいて、再生信号の記録データにおける立上がり或いは立下りのエッジ検出を行い、その出力信号はオア回路236を介してアンド回路237へ入力される。

【0042】

アンド回路237は、位相誤差検出部233及びエッジ検出部235からの出

力信号を受け、アンド条件に従ってゲイン調整部 2 3 8 へ出力をおこなう。このとき、MPU 2 8 はそのときのモードに対応したゲイン調整信号 G A をゲイン調整部 2 3 8 へ入力して所定のゲインを設定する。例えば、アクイジションモードにおいてはハイ (H i) ゲインを設定し、トラッキングモードにおいてはロー (L o w) ゲインを設定する。

【 0 0 4 3 】

上記位相誤差検出ユニット 2 3 0 の動作を大略すると、アクイジションモードにおいては第 1 サンプル値 S 1 がマルチプレクサ 2 3 1 を介して位相誤差検出部 2 3 3 へ入力され、後述する所定演算処理により位相誤差量が算出され、その出力信号がアンド回路 2 3 7 に入力される。このときマルチプレクサ 2 3 1 からの出力信号はエッジ検出部 2 3 5 へも供給されるが、オア回路 2 3 6 に対して MPU 2 8 からモード切換え信号 (M _ S E L) として常に " 1 " (アクイジションモード) が入力されているので、アクイジションモードでは位相誤差検出部 2 3 3 からの出力信号はアンド回路 2 3 7 を通過しゲイン調整部 2 3 8 へ入力されることになる。即ち、アクイジションモードにおいては、ピーク点 (最大値)、ボトム点 (最小値)、立ち上がり、立下り及び中点を含めた最密の再生データにいて位相誤差量が検出される。そして、アンド回路 2 3 7 からの出力信号はゲイン調整部 2 3 8 でハイ状態にゲイン調整された後、位相誤差量として出力される。

【 0 0 4 4 】

上記ゲイン調整部 2 3 9 でのゲイン調整処理のなされた位相誤差量は、アンド回路 2 3 9 を介して図 2 に示すデジタル・アナログ変換器 (D A C) に供給される。このアンド回路 2 3 9 は、後述するようなマスク信号 (P E O U T _ E N) にてゲート制御される。ローレベルのマスク信号 (P E O U T _ E N) がアンド回路 2 3 9 に供給される状態では、ゲイン調整部 2 3 8 からの位相誤差量は、後段のデジタル・アナログ変換器 2 4 0 には供給されない。

【 0 0 4 5 】

また、トラッキングモードにおいては第 2 サンプル値 S 2 がマルチプレクサ 2 3 1 を介して位相誤差検出部 2 3 3 に入力されると共にエッジ検出部 2 3 5

へも入力される。位相誤差検出部 2 3 3 では所定演算処理により位相誤差量が算出され、その出力信号がアンド回路 2 3 7 へ供給される。エッジ検出部 2 3 5 は後述する所定のエッジ検出処理を行いエッジであると判定した時には” 1 ” の検出信号を出力し、エッジではないとの判定をした時には” 0 ” の検出信号を出力する。このエッジ検出信号はオア回路 2 3 6 へ供給される。このとき、オア回路 2 3 6 に対して MPU 2 8 からモード切換え信号 (M__SEL) として” 0 ” (トラッキングモード) が入力されている。よって、エッジ検出信号が” 1 ” の時には、位相誤差検出部 2 3 3 から出力信号はアンド回路 2 3 7 を通過する。よって、エッジ部のみの位相誤差量をゲイン調整部 2 3 8 へ供給することになる。このときの位相誤差量はゲイン調整部 2 3 8 でロー状態にゲイン調整された後に出力される。

【 0 0 4 6 】

次に、位相誤差検出部 2 3 3 において行われる位相誤差量の演算について説明する。図 4 は位相誤差検出部 2 3 3 の構成を示すブロック図である。

図 4 において、例えば時刻 t における第 1 のサンプリング値 Y_t 、その前の時刻 $t-1$ における第 2 のサンプリング値 Y_{t-1} 、さらにその前の時刻 $t-2$ における第 3 のサンプリング値 Y_{t-2} が位相誤差検出部 2 3 3 に順次入力した場合を想定する。

【 0 0 4 7 】

位相誤差検出部 2 3 3 は、時刻 t においてサンプリング値 Y_t を検出した時に、それ以前のサンプリング値 Y_{t-1} とサンプリング値 Y_{t-2} のそれぞれが並列的にセットされるフィリップフロップ 3 3 1、3 3 2、及び減算器 3 3 3、3 3 4、符号計算器 3 3 5、3 3 6、乗算器 3 3 7、3 3 8、減算器 3 3 9 を有している。

【 0 0 4 8 】

上記位相誤差検出部 2 3 3 では、下記数式に基づいて位相誤差量を算出するための演算が行われる。

$$\text{位相誤差量} = (Y_t - Y_{t-1}) \times \text{h a t}_{t-1, t-2} - (Y_{t-1} - Y_{t-2}) \times \text{h a t}_{t, t-1}$$

ここで、 $\hat{a}_{t, t-1}$ は、 $Y_t - Y_{t-1} > 0$ のとき 1
 $Y_t - Y_{t-1} = 0$ のとき 0
 $Y_t - Y_{t-1} < 0$ のとき -1

また、 $\hat{a}_{t-1, t-2}$ は、 $Y_{t-1} - Y_{t-2} > 0$ のとき 1
 $Y_{t-1} - Y_{t-2} = 0$ のとき 0
 $Y_{t-1} - Y_{t-2} < 0$ のとき -1

上記数式は、サンプリングを行った再生信号の波形にピーク値、中点及びボトム値が存在することから、これらいずれの状態におけるサンプリング値に基づいても位相誤差量を適性に検出することができるように遷移方向を補正する符号 \hat{a}_t を備えている。

【0049】

上記サンプリング値 Y_t とフィリップフロップ 331 にセットされていたサンプリング値 Y_{t-1} は減算器 333 へ入力される。減算器 333 では $Y_t - Y_{t-1}$ の減算を行い第 1 差値を求める。これと並列に、フィリップフロップ 331 にセットされていたサンプリング値 Y_{t-1} とフィリップフロップ 332 にセットされていたサンプリング値 Y_{t-2} は減算器 334 へ入力される。減算器 334 では $Y_{t-1} - Y_{t-2}$ の減算を行い第 1 差値を求める。減算器 333 による第 1 差値は符号計算器 335 へ出力され、符号計算器 335 は $Y_t - Y_{t-1}$ の符号計算 ($\hat{a}_{t, t-1}$ を決定する) を行い、この $\hat{a}_{t, t-1}$ を乗算器 338 へ出力する。これと並列に減算器 334 による第 1 差値は符号計算器 336 へ出力され、符号計算器 336 は $Y_{t-1} - Y_{t-2}$ の符号計算 ($\hat{a}_{t-1, t-2}$ を決定する) を行い、この $\hat{a}_{t-1, t-2}$ を乗算器 337 へ出力する。乗算器 337、338 の算出値は減算器 339 へ出力される。そして、最終的に減算器 339 において上記数式の演算を行って位相誤差量を得る。即ち、減算器 339 において上記のように遷移方向を補正する符号 (\hat{a}_t) を掛けて絶対値化した 2 つの第 1 差値から、さらにその差を求めて第 2 差値を得、これを位相誤差量とする。

【0050】

図 5 は上記数式の演算により求められる位相誤差量を説明するために、一例としてのビタビ処理前の再生信号 R について示す図である。この再生信号 R に対し

てクロック信号に同期してサンプリングが行われ、そのサンプリング値Yを取得する。図5において、丸印で示したボトム点、中点、ピーク点となる時刻t、t-1、t-2でクロック信号を発してサンプリングが行うことが理想的である。仮に、時刻t、t-1、t-2でサンプリングが行われたとして、上記数式により位相誤差量を求めると、

$$\begin{aligned} \text{位相誤差量} &= (Y_t - Y_{t-1}) \times \text{h a t}_{t-1, t-2} - (Y_{t-1} - Y_{t-2}) \times \text{h a t}_{t, t-1} \\ &= (0) \times 0 - (0) \times 0 \\ &= 0 \end{aligned}$$

となり、位相誤差量が無いことが確認できる。

【0 0 5 1】

次に、図5において位相誤差が生じている場合について説明する。三角印で示した時刻T、T-1、T-2でクロック信号を発してサンプリングを行っているが、ボトム点、中点、ピーク点から外れた位置である。例えばYT = 0. 1、YT-1 = 0. 7、YT-2 = 1. 9とする。

この場合について、上記数式により位相誤差量を求めると、

$$\begin{aligned} \text{位相誤差量} &= (Y_t - Y_{t-1}) \times \text{h a t}_{t-1, t-2} - (Y_{t-1} - Y_{t-2}) \times \text{h a t}_{t, t-1} \\ &= (0. 1 - 0. 7) \times (-1) - (0. 7 - 1. 9) \times (-1) \\ &= 0. 6 - 1. 2 \\ &= -0. 6 \end{aligned}$$

となる。この結果からクロック信号が0. 6の位相誤差量をもって遅れ過ぎていることが算出されており、この位相誤差量0. 6を修正するように位相誤差の制御が行われる。本計算例では立下り途中の中点を含む例を示したがこの逆に立上がり途中の中点を含む場合、ボトム点或いはピーク点を含むエッジ部分についても同様に位相誤差量を算出できる。第1差値すなわち実際のサンプリング値の差値(YT - YT-1)、(YT-1 - YT-2)に遷移方向を補正するための符号h a t_{t-1, t-2} 又はh a t_{t, t-1} を掛け合わせるにより、サンプリング値がサンプリングされた位置に拘わらず第1差値に基づいて適性な位相誤差量を

検出できるように絶対値化し、この絶対値化した2つの第1差値の差を更に求めて第2差値を得、この第2差値を位相誤差量として位相補償の制御に用いている。

【0052】

次に、図6から図8に基づいて、上記エッジ検出部235によるトラッキングモードにおけるエッジ検出について説明する。エッジ検出部235は順次取得したサンプリング値から立上がりエッジ又は立下りエッジを検出する。上述したと同様に時刻 t における第1のサンプリング値 Y_t 、その前の時刻 $t-1$ における第2のサンプリング値 Y_{t-1} 、さらにその前の時刻 $t-2$ における第3のサンプリング値 Y_{t-2} とする。立上がりエッジを検出する場合は、 $(Y_{t-1} - Y_{t-2}) > 0$ かつ $(Y_t - Y_{t-1}) > 0$ とする。

【0053】

トラッキングモードでサンプリング対象とされる再生信号はデータ信号であり、ばらつきがありエッジを誤検出する虞がある。そこで図6に示すようにエッジ誤検出防止のために閾値 T を設定することが好ましい。立上がりエッジの場合、第3のサンプリング値 Y_{t-2} が閾値 T より小($Y_{t-2} < \text{閾値} T$)で、第1のサンプリング値 Y_t が閾値 T より大($Y_t > \text{閾値} T$)との条件を設定することで、エッジ部の誤検出を抑制することができる。図6において、(a)は立上がりエッジとして検出するが、(b)及び(c)はエッジではないとして除外される。なお、ここでの閾値 T は、例えば上記MPU28からの制御信号により設定される。

【0054】

また、立下りエッジ部に関しても同様に誤検出防止の条件を設定できる。この場合は立上がりエッジを検出する場合の条件と逆にすればよい。即ち、 $(Y_{t-1} - Y_{t-2}) < 0$ かつ $(Y_t - Y_{t-1}) < 0$ であり、さらに第3のサンプリング値 Y_{t-2} が閾値 T より大($Y_{t-2} > \text{閾値} T$)で、第1のサンプリング値 Y_t が閾値 T より小($Y_t < \text{閾値} T$)との条件とする。

【0055】

さらに、データ信号のエッジ検出に関してはデータ波形に対称性が無い場合を

考慮する必要がある。例えば上段に示すようなデータ波形では、上記したエッジ検出の条件式を当てはめても、楕円内に示されるような隣接する 2 つのサンプリング値を誤ってそれぞれをエッジとして検出してしまう場合がある。このように検出してしまうと図 7 中の中段で示すようなエッジが連続する誤った再生データ波形となる。これを防止するために、サンプリング値間の差が一定値（これをマスク閾値 mT とする）より小さいときには一方のエッジにマスク処理を施すことが好ましい。このマスク閾値 mT についても、例えば上記 MPU 2 8 からの制御信号によって設定することができる。

【0056】

ここでのマスク閾値 mT によるマスク処理として、絶対値 $| (Y_{t-1} - Y_{t-2}) | < mT$ 或いは絶対値 $| (Y_t - Y_{t-1}) | < mT$ であるときに一方のサンプリング値にマスクをすることで、図 7 中の下段で示すような好ましい再生データ波形を得ることができる。

上記閾値 T は、通常 MPU 2 8 により設定される固定値である。データ信号はエンベロープ変動等により振幅方向にオフセットしている場合がある。そこで、エンベロープ変動等によるオフセット量を算出できるようにして、閾値 T にオフセット量を加味してエッジ検出を行うことがより好ましい。すなわち、エンベロープ変動等に追従可能となるように、オフセット量計算器により算出したオフセット量と閾値 T とを加算器により加算してエッジ検出部 2 3 5 に入力することが好ましい。これにより、エッジ検出のための閾値 T として最適なレベルを保つことができる。

【0057】

図 8 は、上記オフセットも加味した閾値 T 及びマスク閾値 mT を設定してあるエッジ検出部 2 3 5 の構成を示す図である。

エッジ検出部 2 3 5 は、時刻 t においてサンプリング値 Y_t を検出した時に、それ以前のサンプリング値 Y_{t-1} とサンプリング値 Y_{t-2} のそれぞれが並列的にセットされるフィリップフロップ 3 5 1、3 5 2、及びオフセット量計算器 3 5 3、加算器 3 5 4、減算器 3 5 6、3 5 7 を有している。エッジ検出部 2 3 5 は、さらに立上がりエッジ検出用の比較器 3 6 1 ~ 3 6 4、絶対値演算回路 3 7 1

、 3 7 2、比較器 3 7 3、 3 7 4、アンド回路 3 7 5、 3 7 7 及び、立下がりエッジ検出用の比較器 3 6 5 ~ 3 6 8、アンド回路 3 7 6、 3 7 8 等を有している。

【 0 0 5 8 】

ここで、立上がりエッジの検出と立下りエッジの検出の違いは、条件がほぼ反対となるだけでその処理内容は同様であるので、立上がりの場合について説明する。

立上がりのデータであるかの判定を行う。サンプリング値 Y_t とフィリップフロップ 3 5 1 にセットされていたサンプリング値 Y_{t-1} とが減算器 3 5 6 に入力され、これと並列的にフィリップフロップ 3 5 1 にセットされていたサンプリング値 Y_{t-1} とフィリップフロップ 3 5 2 にセットされていたサンプリング値 Y_{t-2} とが減算器 3 5 7 に入力される。減算器 3 5 6 の演算結果は比較器 3 6 1 へ出力され ($Y_t - Y_{t-1}$) が 0 より大か、否かが判定され、0 より大のときにはアンド回路 3 7 5 へ " 1 " が出力され、反対に 0 以下のときにはアンド回路 3 7 5 へ " 0 " が出力される。これと並列的に減算器 3 5 7 の演算結果は比較器 3 6 2 へ出力され ($Y_{t-1} - Y_{t-2}$) が 0 より大か、否かが判定され、0 より大のときにはアンド回路 3 7 5 へ " 1 " が出力され、反対に 0 以下のときにはアンド回路 3 7 5 へ " 0 " が出力される。即ち、比較器 3 6 1 及び比較器 3 6 2 からの出力が共に " 1 " であるときに、立上がりエッジであるとの検出がされることになる。

【 0 0 5 9 】

次に、MPU 2 8 で設定された閾値 T を跨ぐサンプリング値となっているか、すなわち閾値 T を間にしてサンプリング値 Y_t とサンプリング値 Y_{t-2} が存在しているかの判定が行われる。比較器 3 6 3 にサンプリング値 Y_t と MPU 2 8 からの閾値 T が入力される。その際、データ信号にオフセットがあるときにはオフセット量計算器 3 5 3 で算出されたオフセット量と MPU 2 8 からの閾値 T とが加算器 3 5 4 で加算され修正された閾値 T を比較器 3 6 3 へ入力する。

【 0 0 6 0 】

比較器 3 6 3 では閾値 T とサンプリング値 Y_t の比較を行い、サンプリング値

Y_t が閾値 T より大きいときにはアンド回路 3 7 5 へ " 1 " が出力し、反対にサンプリング値 Y_t が閾値 T 以下のときにはアンド回路 3 7 5 へ " 0 " を出力する。

これと並列的に比較器 3 6 4 では閾値 T とサンプリング値 Y_{t-2} の比較を行い、サンプリング値 Y_{t-2} が閾値 T より小さいときにはアンド回路 3 7 5 へ " 1 " を出力し、反対にサンプリング値 Y_{t-2} が閾値 T 以上のときにはアンド回路 3 7 5 へ " 0 " を出力する。即ち、比較器 3 6 3 及び比較器 3 6 4 からの出力が共に " 1 " であるときに、適性なエッジであるとの検出がされることになる。

【 0 0 6 1 】

次に、MPU 2 8 から設定されるマスク閾値 mT に基づきマスク処理の必要の有無の判定が行われる。 $(Y_t - Y_{t-1})$ の減算を行う減算器 3 5 6 の出力は絶対値演算回路 3 7 1 へも入力される。絶対演算回路 3 7 1 で算出された $| (Y_t - Y_{t-1}) |$ と MPU 2 8 から入力されるマスク閾値 mT とが比較器 3 7 3 に入力される。比較器 3 7 3 では、 $| (Y_t - Y_{t-1}) |$ とマスク閾値 mT との比較を行い、 $| (Y_t - Y_{t-1}) |$ がマスク閾値 mT より大きい時には " 1 " をアンド回路 3 7 5 へ出力し、 $| (Y_t - Y_{t-1}) |$ がマスク閾値 mT 以下の時には " 0 " をアンド回路 3 7 5 へ出力する。よって、絶対値 $| (Y_t - Y_{t-1}) |$ がマスク閾値 mT 以下の時にはエッジではないとの判定がなされ、一方のサンプリング値がマスク処理される。これと並列的に $(Y_{t-1} - Y_{t-2})$ の減算を行う減算器 3 5 7 の出力は絶対値演算回路 3 7 2 にも入力される。絶対演算回路 3 7 2 で算出された $| (Y_{t-1} - Y_{t-2}) |$ と MPU 2 8 からのマスク閾値 mT とが比較器 3 7 4 に入力される。比較器 3 7 4 では、 $| (Y_{t-1} - Y_{t-2}) |$ とマスク閾値 mT と比較を行い、 $| (Y_{t-1} - Y_{t-2}) |$ がマスク閾値 mT より大きい時には " 1 " をアンド回路 3 7 5 へ出力し、 $| (Y_t - Y_{t-1}) |$ がマスク閾値 mT 以下の時には " 0 " をアンド回路 3 7 5 へ出力してエッジではないとして同様にマスク処理を行う。

【 0 0 6 2 】

上述したような複数の入力信号を受けるアンド回路 3 7 5 では全ての入力信号が " 1 " のときに出力 " 1 " をアンド回路 3 7 7 へ出力する。立上リエッジを選

択する場合には、MPU 2 8 から” 1 ” となる立上り選択信号がアンド回路 3 7 7 に供給される。そして、アンド回路 3 7 7 からの出力はオア回路 3 7 9 に入力される。

【 0 0 6 3 】

立下りエッジの場合についても、比較器 3 6 5 ～ 3 6 8、絶対値演算回路 3 7 1、3 7 2、比較器 3 7 3、3 7 4、アンド回路 3 7 6 にて同様に処理される。立下りエッジを選択する場合、MPU 2 8 から” 1 ” となる立下り選択信号がアンド回路 3 7 8 に供給される。このアンド回路 3 7 8 を介した立下りエッジ検出信号は、アンド回路 3 7 8 からの出力はオア回路 3 7 9 へ入力される。よって、立上がり又は立下りエッジが検出されたときにはオア回路 3 7 9 からエッジ検出信号が出力される。即ち、図 3 で示したエッジ検出部 2 3 5 からオア回路 2 3 6 へ” 1 ” が出力される。

【 0 0 6 4 】

図 9 は本実施例のクロック信号の位相誤差が収束して行く様子を示した図である。上記 MPU 2 8 はアクイジションモードからトラッキングモードへの切換え動作を行う際の判定基準として、検出された位相誤差量が所定振幅の範囲内にあり、かつ所定時間 C を超えたかの基準により収束判定を行う。この収束判定で位相誤差量が所定範囲に収束したと判定された以降において、アクイジションモードからトラッキングモードへ切換えることで円滑なモード切換を可能とする。

【 0 0 6 5 】

ここでの収束判定処理は上述した MPU 2 8 により行われるように設定することができ、収束したとの判定があった時に MPU 2 8 から上記モード切換え信号 (MSEL) を出力することで、自動的にアクイジションモードからトラッキングモードへ切換を行うことができる。さらに、このモード切換に伴って、MPU 2 8 からゲイン調整部 2 3 8 へ入力するゲイン調整信号 GA についても上記収束が確認された以降において自動的にハイ (Hi) からロー (Low) へ切換えるように設定してもよい。

【 0 0 6 6 】

図 9 において、位相誤差量の所定振幅は例えば H から L の範囲とされる。位相

誤差検出部 2 3 3 で検出された位相誤差量が H から L の範囲に入った時に時間の計数が開始される。図 9 で時間 C 1 の場合は所定時間 C を超えないのでモード切換えは実行されず、アクイジションモードが維持される。一方、時間 C 2 の場合は所定時間 C を超えるのでモード切換えが実行され、アクイジションモードからトラッキングモードへの切換えが実行され、ゲインもハイからローに切換えられる。これ以降はトラッキングモードが維持される。

【 0 0 6 7 】

図 1 0 はクロック信号の位相誤差量を検出するために用いるサンプリング信号の切換えについて示している。前述したようアクイジションモードではアナログ・デジタル変換器 (ADC) 2 3 後の第 1 サンプリング値 S 1 を位相誤差量の算出に用いている。一方、トラッキングモードではイコライザ 2 4 で処理された後の第 2 サンプリング値 S 2 を位相誤差量の算出に用いている。イコライザ 2 4 で処理された第 2 ビタビ処理前サンプリング値をアクイジションモード及びトラッキングモードで用いることも可能であるが、速やかな引き込み動作を実行する観点からはアクイジションモードでは ADC 2 3 後の第 1 サンプリング値を用いることが好ましい。このように 2 種類のビタビ処理前のサンプリング値を選択的に用いることで、PRML による実際のサンプリング値に対し効率的な位相制御を行うことができる。

【 0 0 6 8 】

しかし、アクイジションモードからトラッキングモードへの切換え時においては、それまで取り込んでいた第 1 ビタビ処理前サンプリング値と第 2 サンプリング値とが混在して位相誤差量を算出する時点が存在する。前述したようにアクイジションモードとトラッキングモードとでは、サンプリングを行う条件が大きく異なっており、このモード切換え時の位相誤差出力値を用いると誤動作の虞が生じる。そこで、本実施では位相誤差量の算出基準を第 1 サンプリング値から第 2 サンプリング値へ切換えたとき、所定時間の間、位相誤差出力をマスク信号 (PEOUT_EN) にてマスクするようにしている。これにより誤動作を防止することができる。具体的には、このマスク信号 (PEOUT_EN) は MPU 2 8 から図 3 に示すアンド回路 2 3 9 にゲート制御信号として供給される。

【0069】

なお、前述したように入力されるサンプル値をイコライザ前（S1）からイコライザ後（S2）に切り換えを行う信号（S1__S2__SEL）は、MPU28から出力されている。その際、図10に示すように、サンプル値切り換え後、しばらくしてからゲインをハイからローに変更することが出来る。

図11は位相誤差出力の正規化について示した図である。アクイジションモードの終了時におけるピーク点（最大値）或いはボトム点（最小値）から、入力値の振幅からクロック生成回路200の伝達関数における位相比較器のゲイン K_{Φ} が一定になるような位相誤差量のゲインを定めることが好ましい。このように位相誤差量の出力値が一定となるようにゲイン調整することで、積分器の定数を変更することなく振幅の相違する入力に対応することが可能となる。このゲイン調整は、図3に示すゲイン調整部238にてなされる。

【0070】

以上本発明の好ましい実施例について詳述したが、本発明は係る特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【0071】

【発明の効果】

以上詳述したところから明らかなように、

請求項1から17に記載の発明によれば、ビタビ復号アルゴリズムに従った記録データの再生に用いられるサンプリング値を複数取得して、そのサンプリング値の変化の状態に基づいてクロック信号の位相誤差量が検出される。

【0072】

上記のようなクロック調整装置の動作の過程では、ビタビ復号アルゴリズムに従った記録データの再生のための処理過程で得られる演算値を用いることなく、ビタビ処理前の複数のサンプリング値からクロック信号の位相誤差量を算出してクロック信号の位相制御がなされるので、速やかに位相誤差を解消して位相補償を行うことができる。

【0073】

請求項 1 8 に記載の発明によれば、適性かつ高速にクロック信号の位相誤差を解消するよに位相誤差を補償するクロック調整装置を有するので、高精度かつ高信頼のデータ再生が可能な光ディスク装置として提供できる。

【図面の簡単な説明】

【図 1】

本発明を適用した実施例に係る光ディスク装置の構成を示す図である。

【図 2】

実施例装置内の再生系ユニットの構成を示す図である。

【図 3】

図 2 に示した位相誤差検出ユニットの構成を示す図である。

【図 4】

図 3 に示した位相誤差検出部の構成を示すブロック図である。

【図 5】

数式の演算により求められる位相誤差量を説明するために、一例としてのビタビ処理前の再生信号 R について示す図である。

【図 6】

エッジ誤検出防止のための閾値 T について説明する図である。

【図 7】

マスク閾値 mT について説明する図である。

【図 8】

図 3 に示したエッジ検出部の構成を示すブロック図である。

【図 9】

本実施例のクロック信号の位相誤差が収束して行く様子を示した図である。

【図 1 0】

クロック信号の位相誤差量を検出するために用いるサンプリング信号の切換えについて示した図である。

【図 1 1】

位相誤差出力の正規化について示した図である。

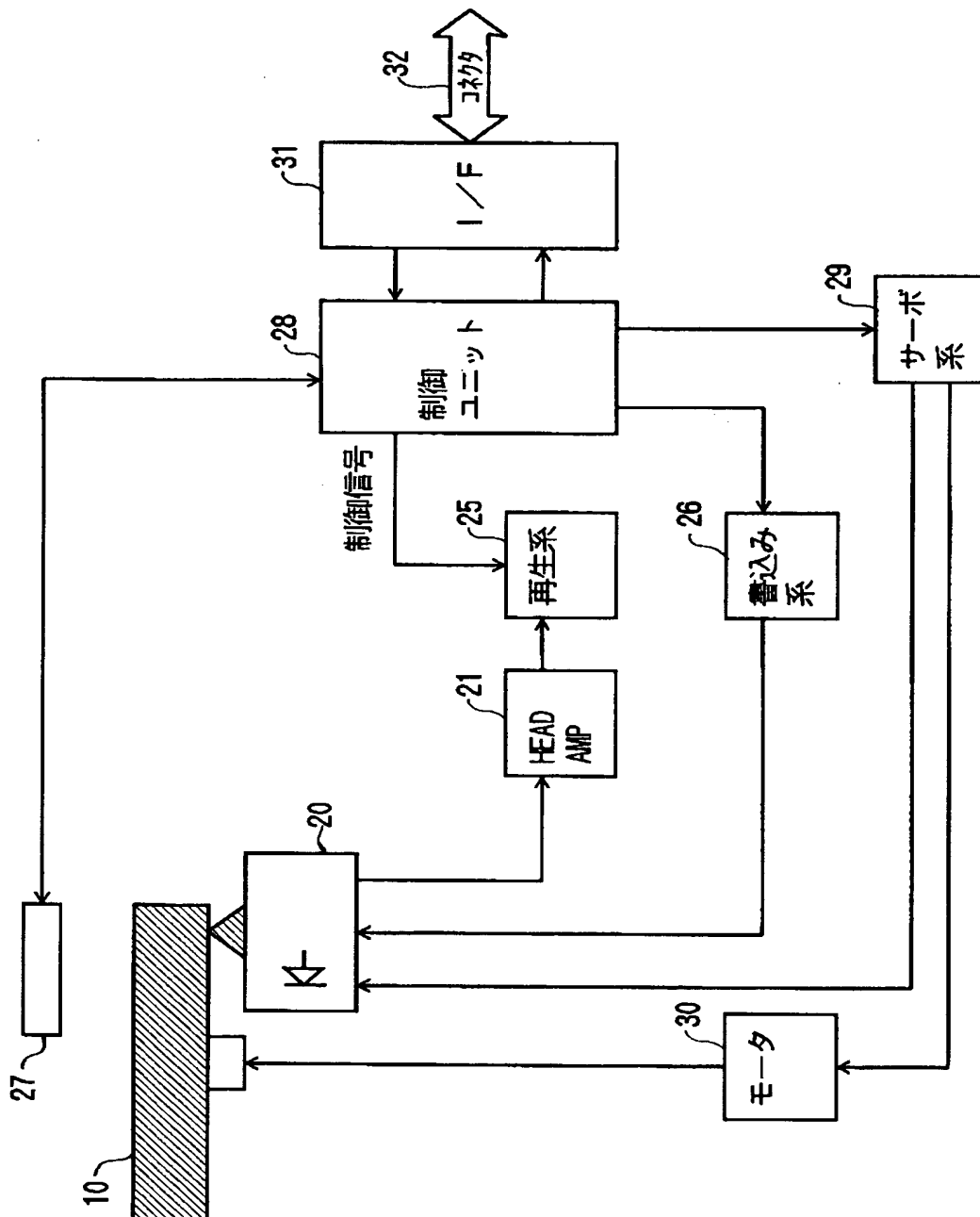
【符号の説明】

- 1 0 光磁気ディスク
- 2 3 アナログ・デジタル変換器 (A D C)
- 2 4 デジタル等化器 (E Q : イコライザ)
- 2 5 再生系ユニット
- 2 8 制御ユニット (M P U)
- 1 0 0 ビタビ検出器
- 2 0 0 クロック再生回路
- 2 3 0 位相誤差検出ユニット
- 2 3 3 位相誤差検出部
- 2 3 5 エッジ検出部

【書類名】 図面

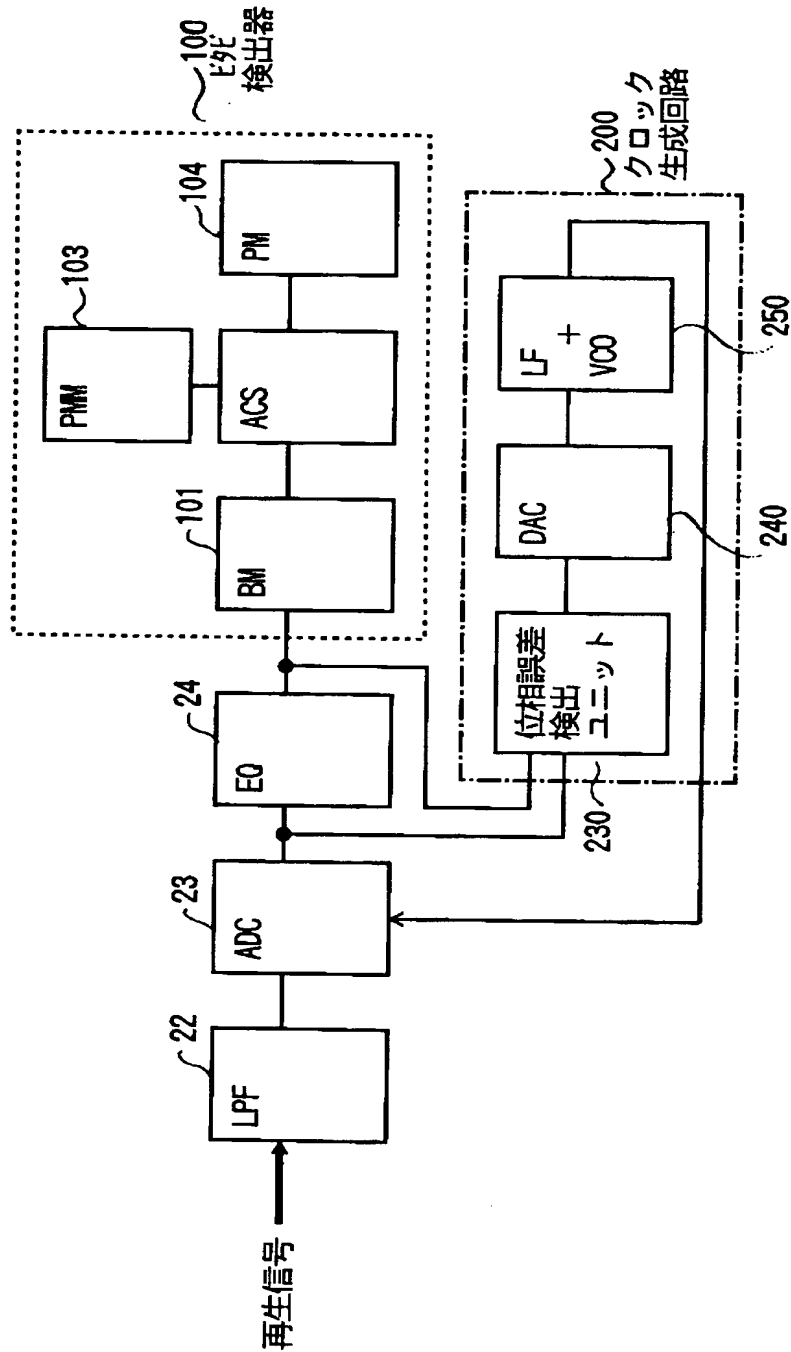
【図 1】

本発明を適用した実施例に係る光ディスク装置の構成を示す図



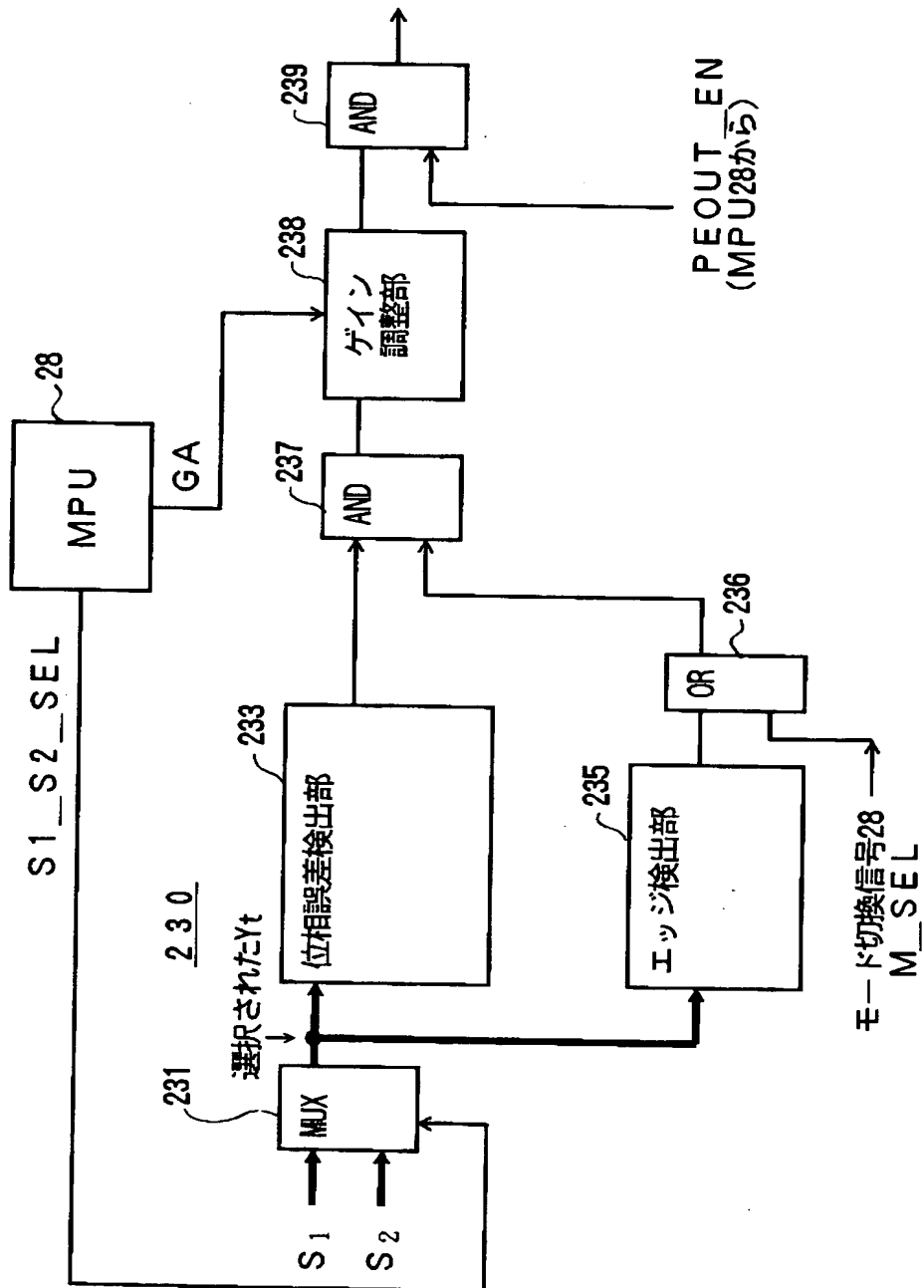
【図 2】

実施例装置内の再生系ユニットの構成を示す図



【図 3】

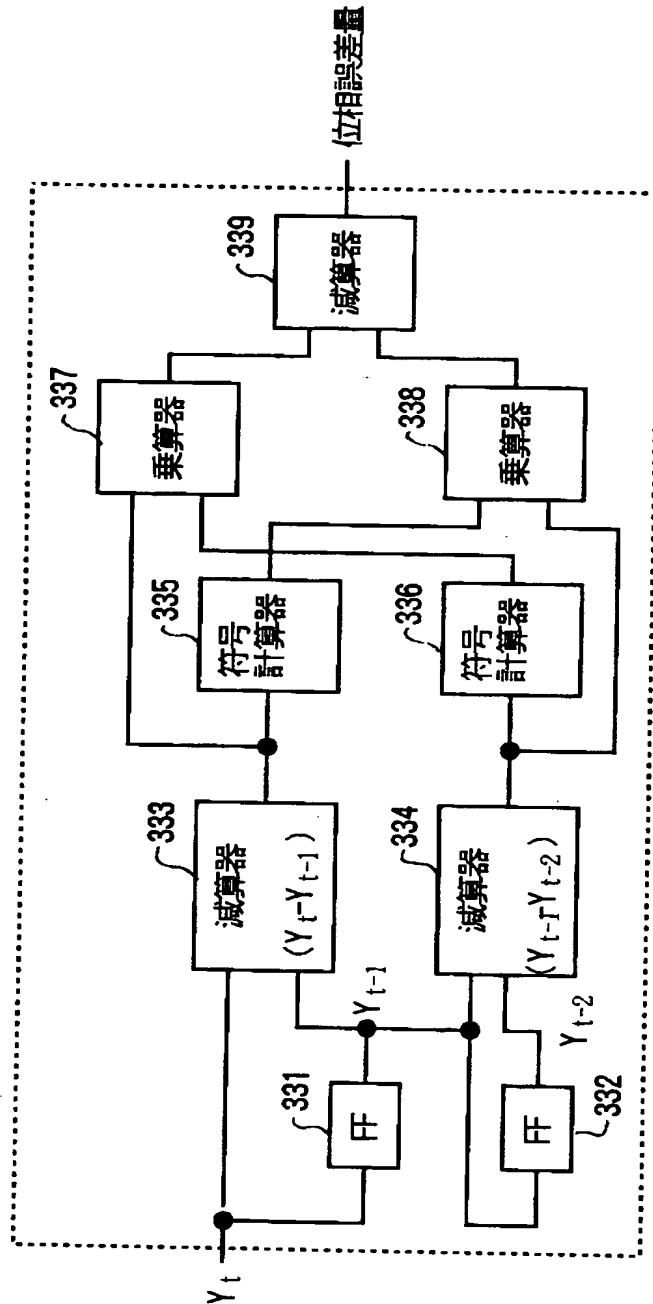
図 2 に示した位相誤差検出ユニットの構成を示す図



【図 4】

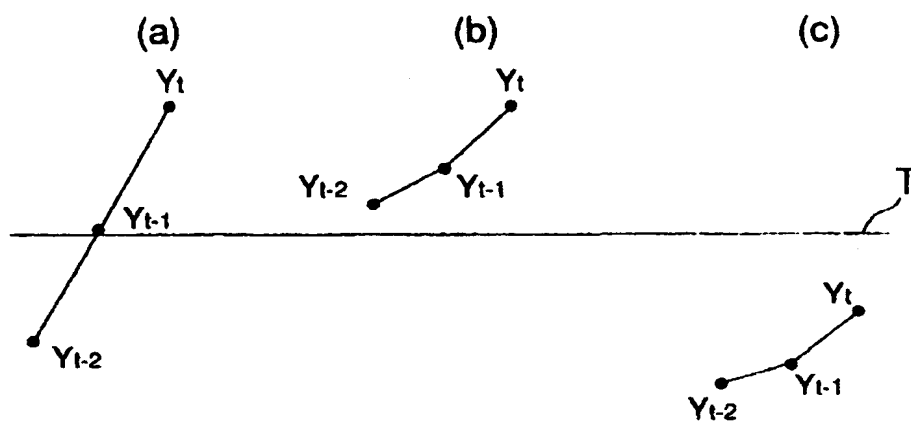
図 3 に示した位相誤差検出部の構成を示すブロック図

2 3 3



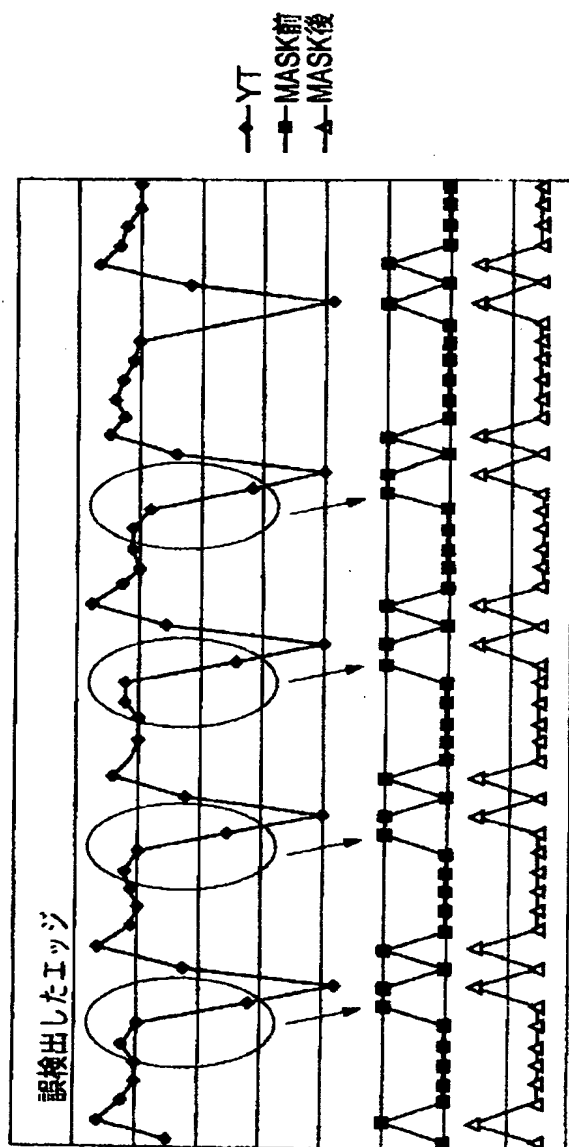
【図 6】

エッジ誤検出防止のための閾値Tについて説明する図



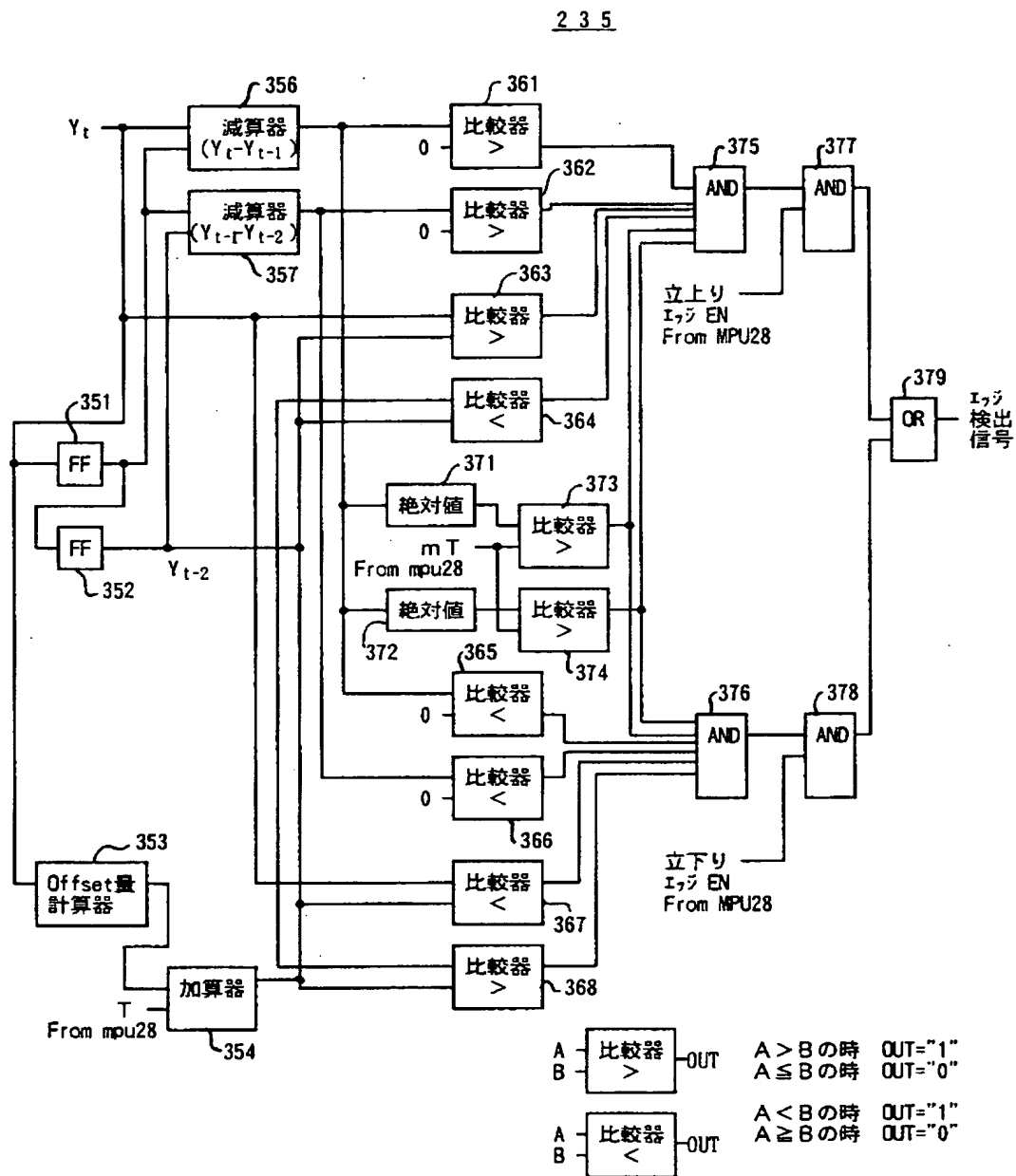
【図 7】

マスク閾値mTについて説明する図



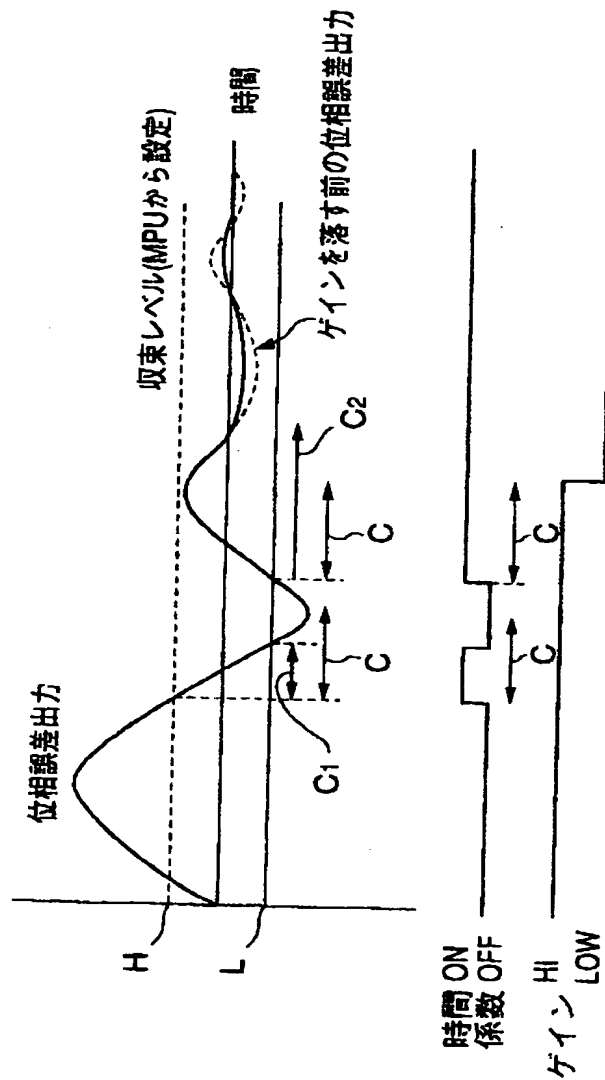
【図 8】

図 3 に示したエッジ検出部の構成を示すブロック図



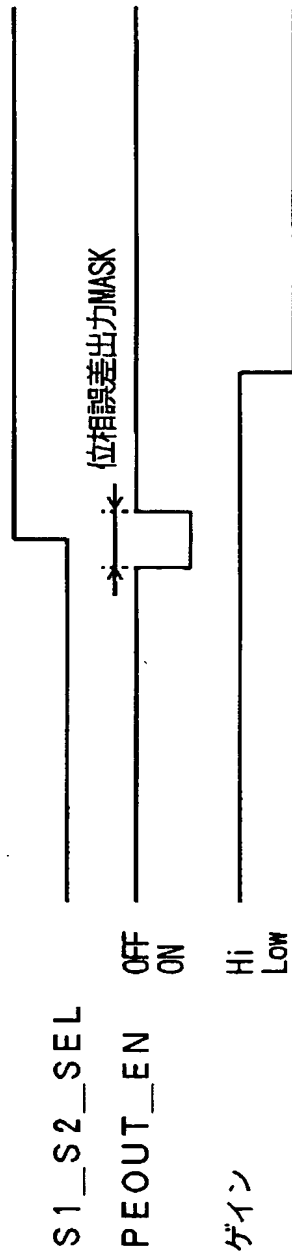
【図 9】

本実施例のクロック信号の位相誤差が収束して行く様子を
示した図



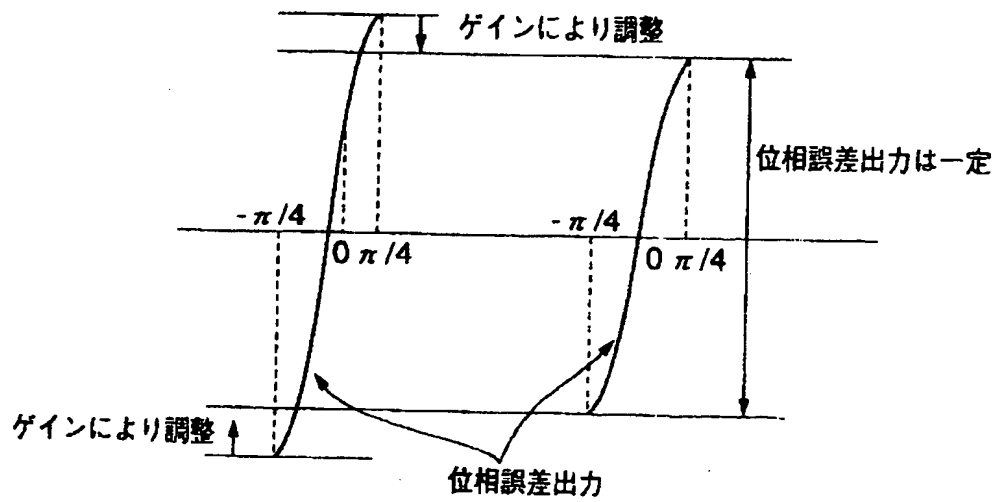
【図 1 0】

クロック信号の位相誤差量を検出するために用いる
サンプリング信号の切換えについて示した図



【図 1 1】

位相誤差出力の正規化について示した図



【書類名】 要約書

【要約】

【課題】 適正な位相にて記録媒体からの再生信号のサンプリングを保証し得る高速なクロック信号を創出できるようにしたクロック調整装置を提供する。

【解決手段】 上記課題は、記録データを所定のパーシャルレスポンス特性の記録規則に従って変調することにより得られる信号を記録した記録媒体からの再生信号をクロックに信号に同期してサンプリングし、該サンプリング値を用いてビタビ復号アルゴリズムに従って当該記録データを再生するようにしたデータ再生システムにおけるクロック調整装置において、上記サンプリング値の変化の状態に基づいてクロック信号の位相誤差量を演算する位相誤差演算手段を有し、該位相誤差演算手段にて得られた位相誤差量に基づいて上記クロック信号の位相調整を行うようにしたデータ再生システムにおけるクロック調整装置にて達成される。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社

出 願 人 履 歷 情 報

識別番号 [5 9 2 0 1 9 8 7 7]

1. 変更年月日 1 9 9 9 年 9 月 2 2 日

[変更理由] 住所変更

住 所 兵庫県加東郡社町佐保 3 5 番

氏 名 富士通周辺機株式会社